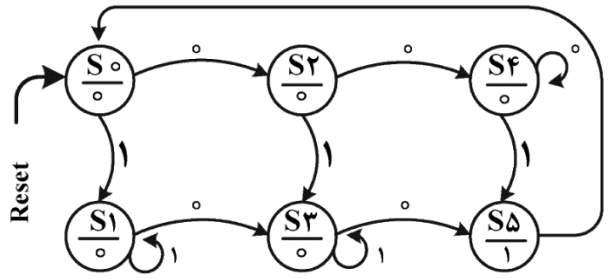
۷۶- ماشین حالت زیر چه رشته‌ای را نمی‌تواند تشخیص دهد؟

Moore Machine

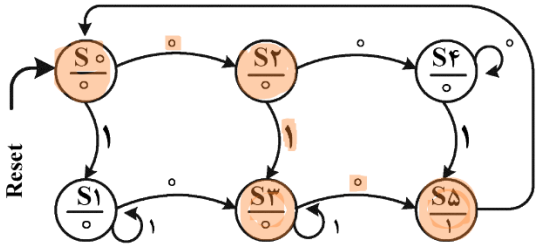


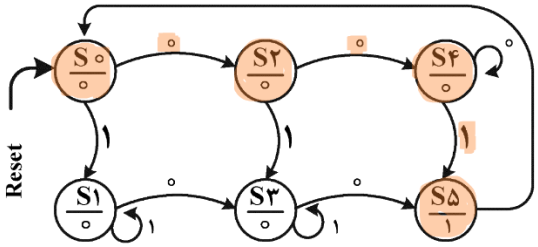
۱) تعدادی صفر سپس یک قابل تشخیص

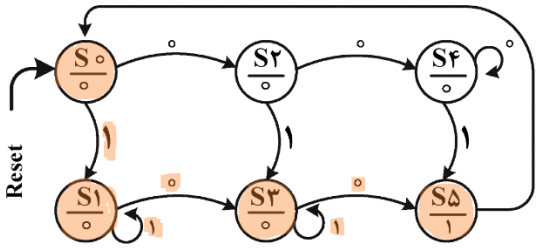
۲) ابتدا صفر، تعدادی یک سپس صفر قابل تشخیص

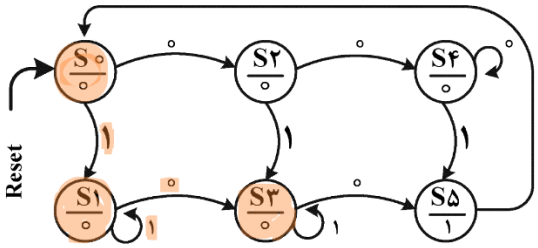
✓ ۳) تعدادی یک سپس صفر غیرقابل تشخیص

۴) تعدادی یک سپس صفر و تعدادی یک سپس صفر قابل تشخیص









بابان آکادمی
BabanAcademy.com

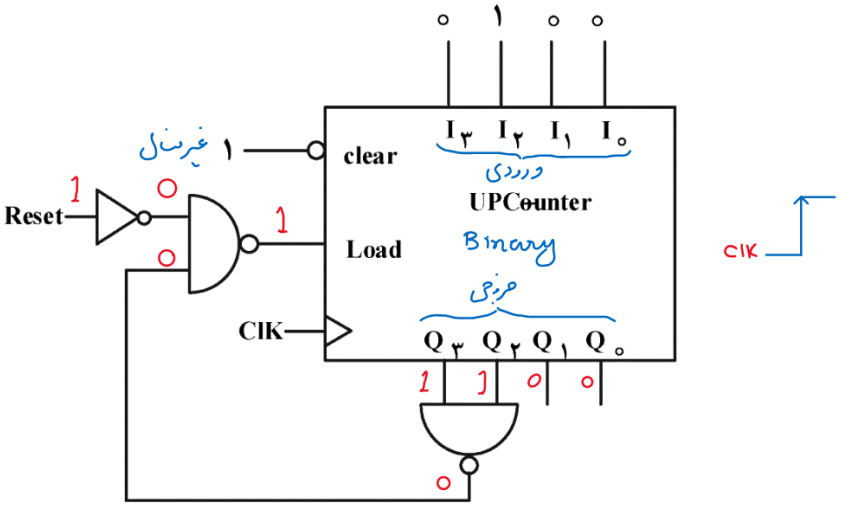
۷۷- شمارنده زیر چه ترتیبی را می‌شمارد؟

۱) از صفر تا دوازده

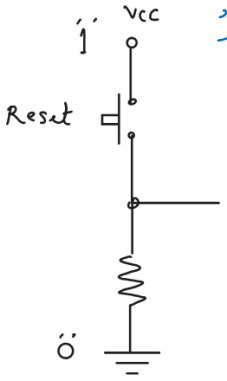
✓ ۲) از چهار تا دوازده

۳) از صفر تا پانزده

۴) از چهار تا پانزده



فرض: پایه Load سنگرون است



با فشرده شدن کلید Reset، پایه Load فعال می‌شود. با آمدن لبه مثبت CLK، ۴ در Counter قرار می‌گیرد

$4 \rightarrow 5 \rightarrow 6 \rightarrow 7 \rightarrow \cdots \rightarrow 12$

بابان آکادمی
BabanAcademy.com

۷۸- عبارت ساده‌شدهٔ تابع زیر کدام است؟

$$F(A,B,C,D)=(A+B+\bar{C}+\bar{D})(\bar{A}+C+\bar{D})(\bar{A}+B+\bar{C}+\bar{D})(\bar{B}+C)(\bar{B}+\bar{C})(A+\bar{B})(\bar{B}+\bar{D})$$

POS

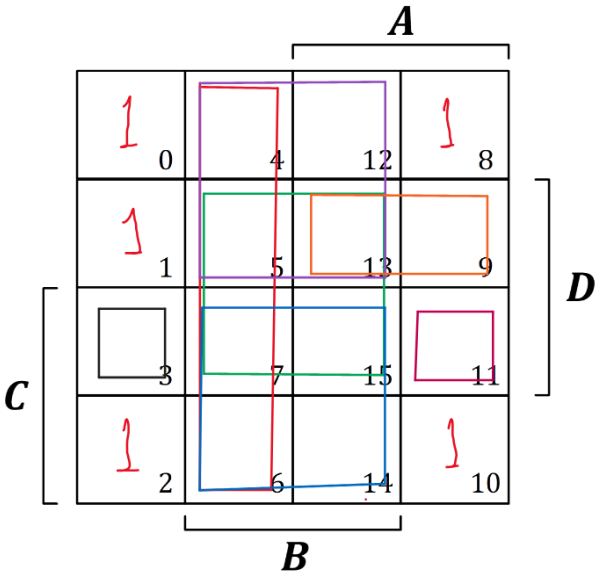
$\bar{B}\bar{D}+\bar{A}\bar{B}\bar{C}$ ← ۱) $\bar{B}(\bar{D}+\bar{A}\bar{C})$ ✓

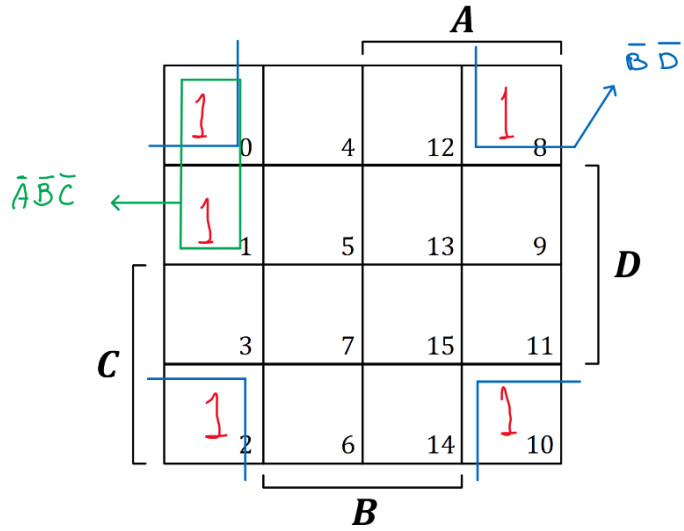
۲) $\bar{A}\bar{B}+\bar{B}\bar{D}$

۳) $\bar{B}(\bar{A}+\bar{D})$

۴) $\bar{B}(\bar{C}+\bar{D})$

$$F(A,B,C,D)=(A+B+\bar{C}+\bar{D})(\bar{A}+C+\bar{D})(\bar{A}+B+\bar{C}+\bar{D})(\bar{B}+C)(\bar{B}+\bar{C})(A+\bar{B})(\bar{B}+\bar{D})$$

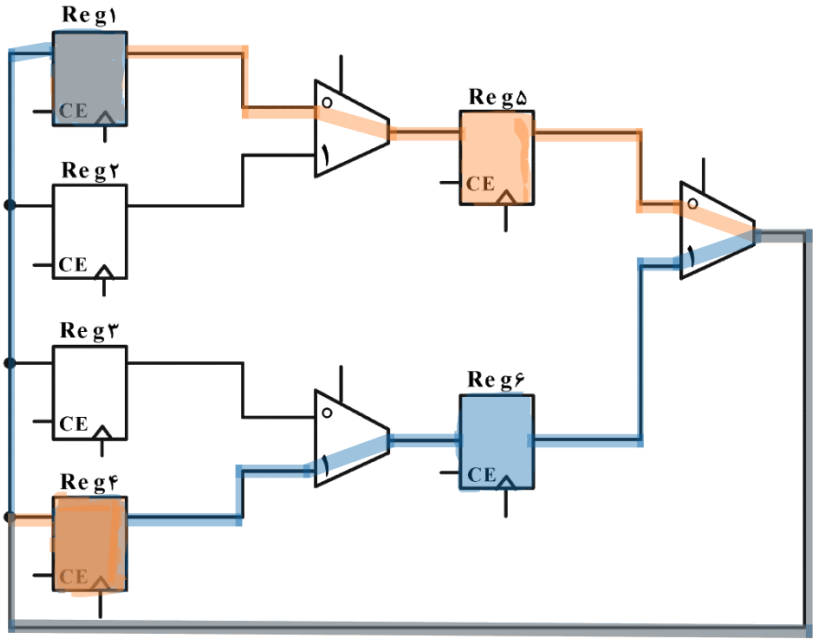




$F = \bar{B}\bar{D} + \bar{A}\bar{B}\bar{C} = \bar{B}(\bar{D}+\bar{A}\bar{C})$

بابان آکادمی
BabanAcademy.com

۷۹- در مدار زیر، حداقل تعداد سیکل‌های لازم جهت جابه‌جایی (Swap) محتوای ثبات‌های Reg۱ و Reg۴ کدام است؟ (فرض کنید که Select مالتی پلکسرها و Clock Enable (CE) ثبات‌ها توسط ماشین حالت مناسب تولید خواهد شد.)



۱) ۲

۲) ۳ ✓

۳) ۴

۴) مسیرهای لازم برای این جابه‌جایی وجود ندارد.

CLK1 : Reg5 ← Reg1 ، Reg6 ← Reg4

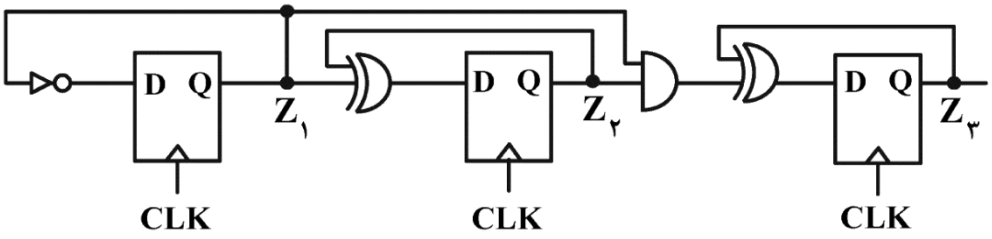
CK2 : Reg4 ← Reg5

CK3 : Reg1 ← Reg6

بابان آکادمی
BabanAcademy.com

۸۰- با این فرض که سیگنال CLK فرکانس ۱۶۰ MHz داشته باشد، فرکانس سیگنال Z_3 چند مگاهرتز است؟

۱) ۱۰
۲) ۸۰
۳) ۴۰
۴) ۲۰ ✓

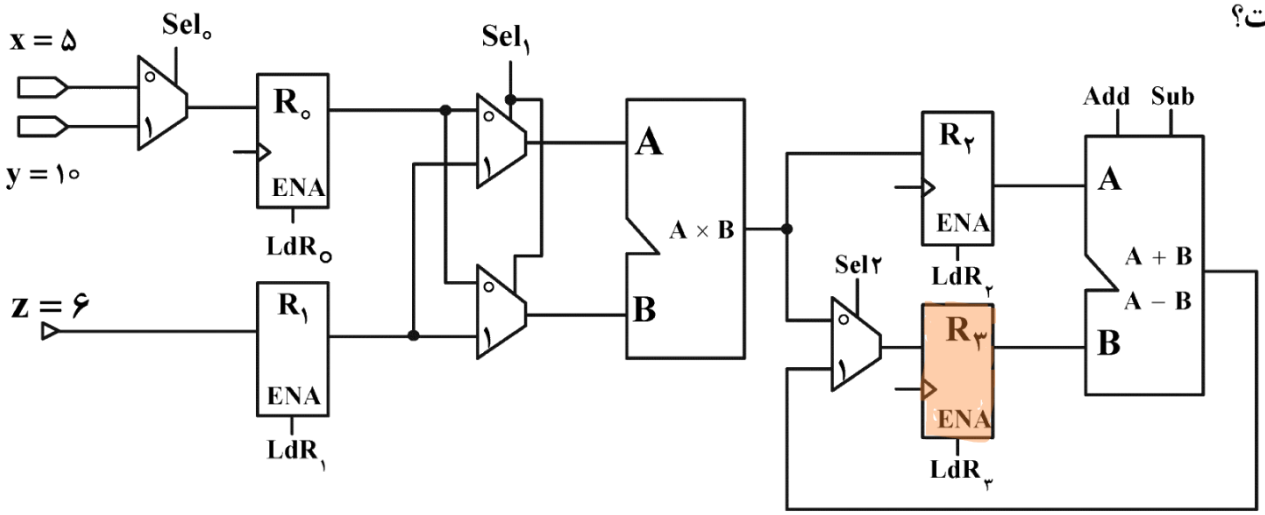


Z_3	Z_2	Z_1	$D_3 = Z_3 \oplus (Z_1 \cdot Z_2)$	$D_2 = Z_1 \oplus Z_2$	$D_1 = \overline{Z_1}$	Z_3^+	Z_2^+	Z_1^+
0	0	0	0	0	1	0	0	1
0	0	1	0	1	0	0	1	0
0	1	0	0	1	1	0	1	1
0	1	1	1	0	0	1	0	0
1	0	0	1	0	1	1	0	1
1	0	1	1	1	0	1	1	0
1	1	0	1	1	1	1	1	1
1	1	1	0	0	0	0	0	0

$$f_{Z_3} = \frac{1}{8} f_{CK} = \frac{160\ MHz}{8} = 20\ MHz$$

بابان آکادمی
BabanAcademy.com

۸۱- مدار زیر به همراه سیگنال‌های کنترلی مشخص‌شده طی ۵ سیکل داده شده است. مقدار ثبات R_3 پس از ۵ سیکل کدام است؟



سیکل ۱: $Sel_0 = 0$ ، $LdR_0 = 1$ ، $LdR_1 = 1$

سیکل ۲: $Sel_1 = 0$ ، $LdR_2 = 1$

سیکل ۳: $Sel_0 = 1$ ، $LdR_0 = 1$ ، $Sel_1 = 1$ ، $Sel_2 = 0$ ، $LdR_3 = 1$

سیکل ۴: $Sub = 1$ ، $LdR_3 = 1$ ، $Sel_2 = 1$ ، $Sel_1 = 0$ ، $LdR_2 = 1$

سیکل ۵: $Add = 1$ ، $LdR_3 = 1$ ، $Sel_2 = 1$

۱) ۲۵

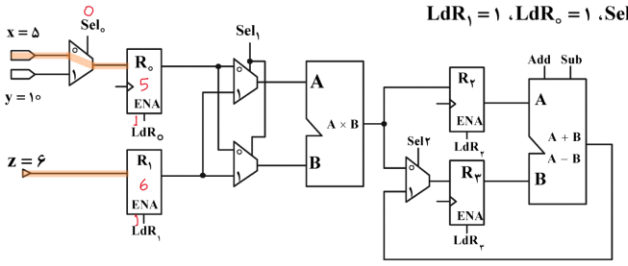
۲) ۸۹ ✓

۳) ۱۱۱

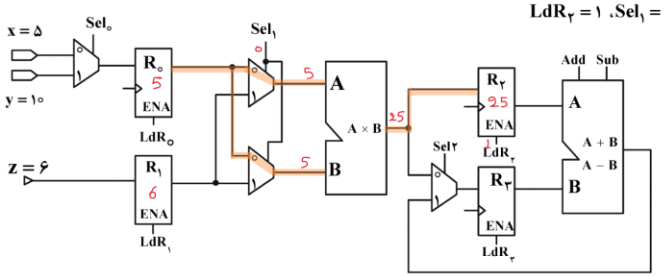
۴) ۱۶۱

بابان آکادمی
BabanAcademy.com

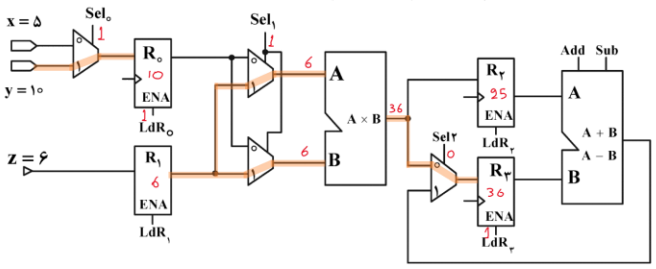
سیکل ۱: $Sel_0 = 0$ ، $LdR_0 = 1$ ، $LdR_1 = 1$



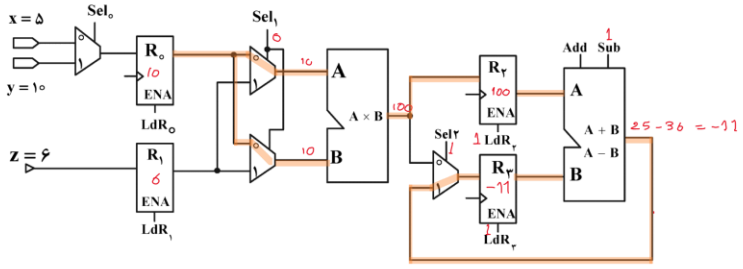
سیکل ۲: $Sel_1 = 0$ ، $LdR_2 = 1$



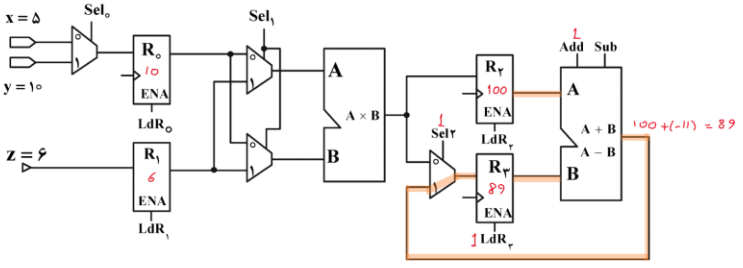
سیکل ۳: $Sel_0 = 1$ ، $LdR_0 = 1$ ، $Sel_1 = 1$ ، $Sel_2 = 0$ ، $LdR_3 = 1$



سیکل ۴: $Sub = 1$ ، $LdR_3 = 1$ ، $Sel_2 = 1$ ، $Sel_1 = 0$ ، $LdR_2 = 1$



سیکل ۵: $Add = 1$ ، $LdR_3 = 1$ ، $Sel_2 = 1$

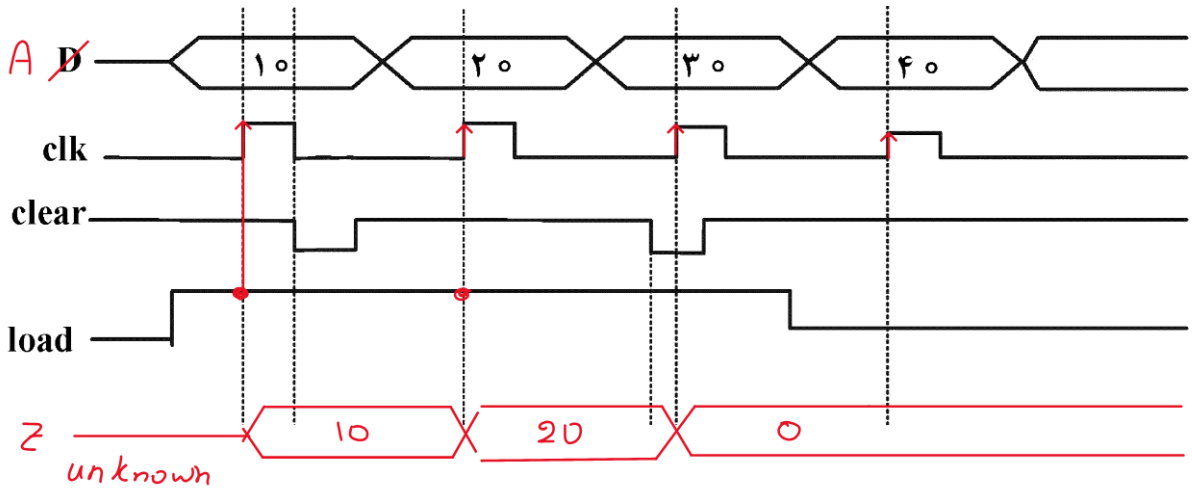


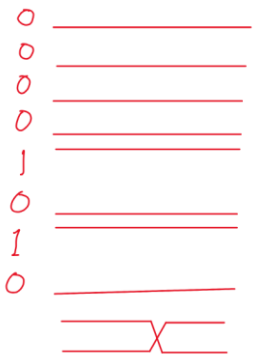
بابان آکادمی
BabanAcademy.com

۸۲- کد Verilog/VHDL زیر را در نظربگیرید. با توجه به مقادیر ورودی‌ها که به صورت شکل‌موج داده شده‌اند، خروجی Z کدام است؟

Verilog

```
module ParReg (A , load , clear , clk , Z);
   input  A , load , clear , clk;   output Z;
   wire  [7 : 0] A ;            wire  load , clear , clk;
   reg    [7 : 0]  Z;
   always @ (posedge  clk)
            if (!clear)   begin
                 Z = 0;
           end else begin
                 if (load) begin
                     Z = A;
                 end
            end
end module
```





بابان آکادمی
BabanAcademy.com